

Ein neues Universalmodem für PCISCC und USCC

Thomas Sailer, HB9JNX/AE4WA,
und Johannes Kneip, DG3RBU

11. April 2001

1 Einleitung

PC-Einsteckkarten werden von "Powerusern" und Betreibern PC-basierter Digipeatersysteme wie [6] gerne als Verbindung zwischen PC und Funkgeräten eingesetzt. Ein modulares System sind die Baycom-USCC-Karten [5]. Die Grundplatine enthält einen vierkanaligen HDLC-Controller und Steckplätze für die Modems. Während die ISA-basierten USCC-Karten einen Nachfolger in der PCI-basierten PCISCC-Karte [3] gefunden haben, besteht nun Erneuerungsbedarf bei den Modems. Während das PICFSK-Modem nur eine begrenzte Bitrate erlaubt, sind das AFSK- und das DF9IC-Modem-basierte FSK-Modem-Design etwas in die Jahre gekommen. Einige Bauteile, wie der TCM3105 und der ZN429, werden nicht mehr hergestellt, wodurch es schwierig oder teuer wird, diese zu beschaffen.

Das in diesem Artikel beschriebene SCCFLEX-Modem ist als Nachfolger für das FSK- und das AFSK-Modem konzipiert, bietet aber auch einige neue Features. Die wichtigsten Eigenschaften des Modems sind:

- 1.2kBit/s AFSK
- 9.6kBit/s bis 8MBit/s FSK
- Echoduplex-Modus
- FEC-Modus

2 Die Schaltung

Figur 1 zeigt das Blockschaltbild und Figur 3 das Schema des Modems. Der zentrale Baustein ist ein Xilinx-FPGA¹. Das FPGA implementiert alle digitalen Funktionen. Figur 2 zeigt das Blockschaltbild des Digitalteils. Ein serielles Konfigurations-PROM liefert die Konfigurationsdaten für den FPGA. Die Flexibilität der programmierbaren Hardware erlaubt es, zwei völlig verschiedene Schaltungen, wie das FSK- und das AFSK-Modem, lediglich durch Tausch des Konfigurations-PROM's zu realisieren.

¹Field Programmable Gate Array, programmierbarer Logikbaustein

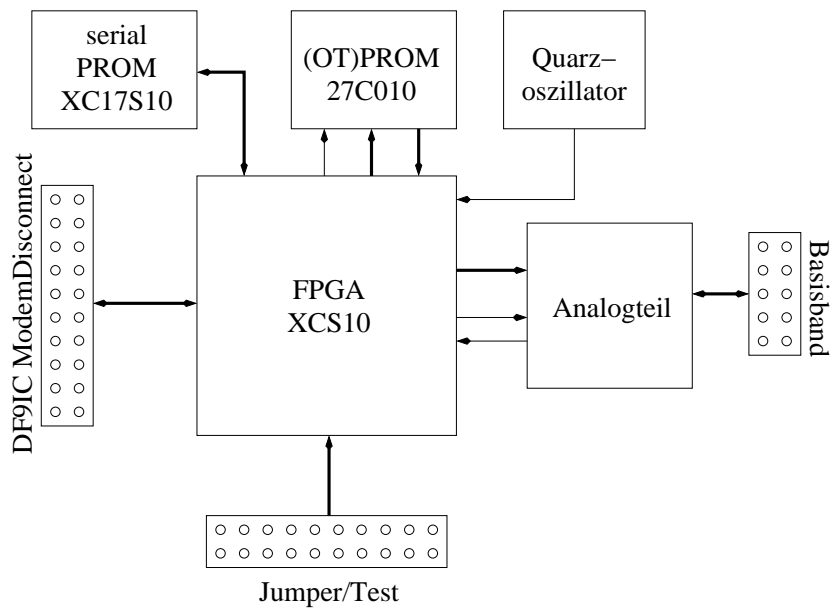


Abbildung 1: Blockdiagramm des Modems

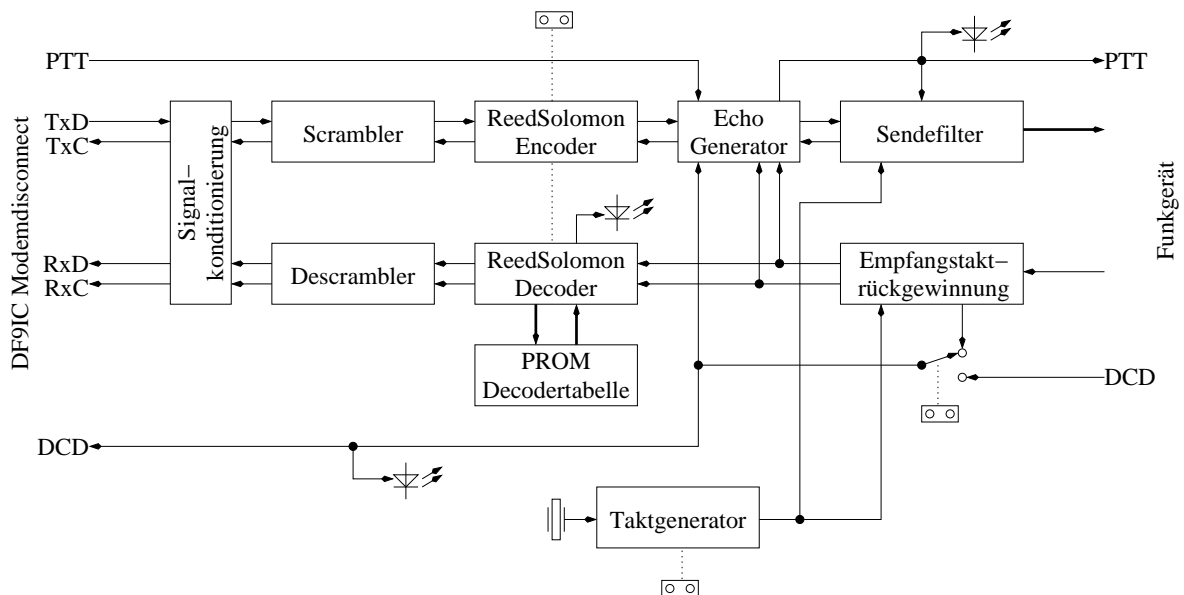


Abbildung 2: Blockdiagramm des Modems

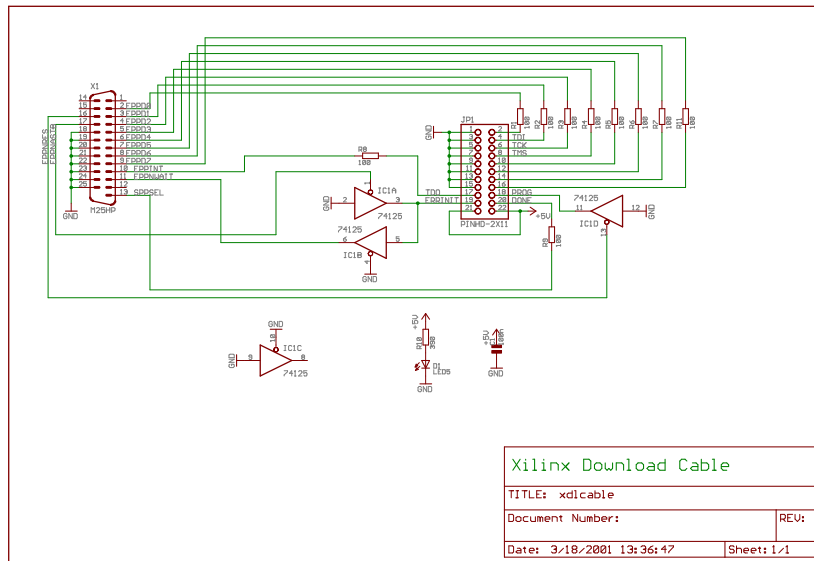


Abbildung 4: Schema des Downloadkabels

Über den ModemDisconnect-Stecker nach DF9IC [11] werden die Daten mit dem HDLC-Controller auf der Grundplatte ausgetauscht. Sieben Kontaktpaare auf dem Jumper/Test-Stecker legen im Normalbetrieb die gewünschte Betriebsart fest. Für die Firmware-Entwicklung kann dieser Stecker aber mittels eines speziellen Kabels an den PC angeschlossen werden und die FPGA-Konfiguration direkt vom PC, ohne serielles Konfigurations-PROM, in den FPGA geladen werden. Figur 4 zeigt das Schema dieses Kabels, welches an den Parallelport angeschlossen wird.

Im FEC-Modus werden zusätzliche Tabellen benötigt. Diese sind im OTPROM untergebracht. Dieses muß daher auch nur bestückt werden, falls der FEC-Modus eingestellt wird.

Der Analogteil entspricht weitestgehend demjenigen der EPPFLEX- und USBFLEX-Modems [7, 9, 8, 10].

2.1 Der FEC-Modus

Im FEC²-Modus kann das Modem einzelne Bitfehler korrigieren. Es kommen die beiden Reed-Solomon Codes zum Einsatz, die in [4, 1] vorgeschlagen wurden. Dazu wird der Bitstrom zu Symbolen zu je 4 Bits zusammengefasst, und 15 solcher Symbole zu einem Codewort. Beim RS(11,15) Code enthält ein Codewort 11 Nutzdatensymbole, beim RS(13,15) Code 13 Nutzdatensymbole. Die restlichen Symbole eines Codewortes sind redundante Symbole, die es erlauben, zwei fehlerhafte Symbole beim RS(11,15) oder ein fehlerhaftes Symbol beim RS(13,15) Code pro Codewort zu korrigieren.

Ein Vorteil dieser beiden Codes ist, daß die dafür nötige Schaltung recht einfach ist. Dank der Programmierbarkeit des FPGA waren deshalb außer dem PROM für die Decodertabellen

²Forward Error Correction

2.2 Steckerbelegung und Jumper

| Signal | Pin | Pin | Signal |
|-------------------------|-----|-----|--------|
| +5V | 1 | 2 | GND |
| +5V | 3 | 4 | GND |
| | 5 | 6 | GND |
| $\overline{\text{DCD}}$ | 7 | 8 | GND |
| $\overline{\text{CTS}}$ | 9 | 10 | GND |
| $\overline{\text{RTS}}$ | 11 | 12 | GND |
| TxD | 13 | 14 | GND |
| RxD | 15 | 16 | GND |
| TxC | 17 | 18 | GND |
| RxC | 19 | 20 | GND |

Tabelle 1: ModemDisconnect-Stecker

| Signal | Pin | Pin | Signal |
|------------------------------|-----|-----|--------------------------|
| GND | 1 | 2 | J0 |
| GND | 3 | 4 | J1, TDI |
| GND | 5 | 6 | J2, TCK |
| GND | 7 | 8 | J3, TMS |
| GND | 9 | 10 | J4 |
| GND | 11 | 12 | J5 |
| GND | 13 | 14 | J6 |
| GND | 15 | 16 | J7 |
| TDO | 17 | 18 | $\overline{\text{PROG}}$ |
| $\overline{\text{ERR/INIT}}$ | 19 | 20 | DONE |
| MODE | 21 | 22 | +5V |

Tabelle 2: Jumper/Test-Stecker

| Signal | Pin | Pin | Signal |
|-------------------------|-----|-----|--------------------------|
| RXNF | 1 | 2 | $\overline{\text{RXNF}}$ |
| $\overline{\text{DCD}}$ | 3 | 4 | $\overline{\text{DCD}}$ |
| GND | 5 | 6 | GND |
| $\overline{\text{PTT}}$ | 7 | 8 | $\overline{\text{PTT}}$ |
| TXNF | 9 | 10 | TXNF |

Tabelle 3: Basisband-Stecker

keine zusätzlichen Bauteile nötig. Da im FEC-Modus aber recht lange Codesynchronisationszeiten (mehrere tausend Bits) nötig sind, ist der FEC-Modus nur für Punkt-zu-Punkt-Verbindungen sinnvoll. Daher kann er auch nicht mit Echoduplex kombiniert werden. Der TDO-Ausgang am Jumper/Test-Stecker gibt einen Low-Pegel aus, wenn der Empfänger synchronisiert ist. Die FEC-Leuchtdiode blinkt, solange der Empfänger nicht synchronisiert ist, und leuchtet bei unkorrigierbaren Bitfehlern etwa 150ms hell, bei korrigierbaren Bitfehlern schwach.

2.2 Steckerbelegung und Jumper

Die Tabellen 1, 2 und 3 zeigen die Belegung der Steckverbinder. Die ersten sieben Kontaktpaare (J2–J14) des Jumper/Test-Steckers legen die Betriebsart des Modems fest, die letzten drei Kontaktpaare müssen im Normalbetrieb unbeschaltet bleiben.

Die Bedeutung der Jumper kann den Tabellen 4, 5 und 6. Die Teilfaktorjumper (Tabelle 4) bestimmen zusammen mit der FPGA-Taktfrequenz die Bitrate. Die maximal zulässige FPGA-Taktfrequenz beträgt 32 MHz, dadurch ergibt sich die maximale Bitrate von 8 MBit/s. Um auch bei einem Teilfaktor von $\div 4$ noch eine vernünftige Taktrückgewinnung im Empfänger zu gewährleisten, wird das Eingangssignal mit der steigenden wie auch der fallenden Flanke des Taktsignales abgetastet. Daher sollte der FPGA Takt bei den Teilfaktoren $\div 4$ und $\div 8$ möglichst symmetrisch sein. Teilfaktor $\div 4$ sollte nur verwendet werden, wenn die gewünschte

| Jumper | Teilfaktor | Jumper | Teilfaktor |
|--------|------------|--------|------------|
| | ÷ 4 | | ÷ 384 |
| | ÷ 8 | | ÷ 768 |
| | ÷ 16 | | ÷ 1024 |
| | ÷ 32 | | ÷ 2048 |
| | ÷ 64 | | ÷ 192 |
| | ÷ 128 | | ÷ 96 |
| | ÷ 256 | | ÷ x |
| | ÷ 512 | | ÷ y |

Tabelle 4: Teilfaktor-Jumper

| Jumper | Teilfaktor |
|--------|-----------------|
| | Manchester |
| | Manchester BERT |
| | NRZ |
| | Normal BERT |
| | FEC RS(11,15) |
| | FEC RS(13,15) |
| | Echoduplex |
| | Normal (NRZI) |

Tabelle 5: Betriebsart-Jumper

| Jumper | Teilfaktor |
|--------|---|
| | Externe DCD (vom Basisbandstecker, Pin 3&4) |
| | Interne DCD |

Tabelle 6: DCD-Jumper

Bitrate bei Verwendung des Teilfaktors $\div 8$ zu einer unzulässigen FPGA-Taktfrequenz führen würde. Bei Bitraten größer als etwa 100kBit/s sollte außerdem der Komparator LM393 durch einen schnelleren, höherwertigen und pinkompatiblen Baustein (z.B. Maxim MAX942) ersetzt werden.

3 Zusammenfassung

Das in diesem Artikel vorgestellte Aufsteckmodem für SCC-Karten stellt eine zeitgemäße Ablösung für das AFSK- und das FSK-Aufsteckmodem dar. Das Modem bietet hohe FSK-Bitraten (bis 8MBit/s), einen Echoduplex-Modus für Userzugänge und einen FEC-Modus für Linkstrecken.

Ein Modem mit FEC-Modus wurde zwar schon in [4, 1] vorgestellt, welches leider kaum nachgebaut wurde. Es fehlen daher praktische Erfahrungen mit dem FEC-Modus. Die Inte-

LITERATUR

gration des FEC-Modus in dieses Aufsteckmodem wird hoffentlich der einen oder anderen Linkstrecke mit knappen Signalpegeln zu kleinerer Paketfehlerrate verhelfen.

Das Modem wird bei Baycom [2] erhältlich sein.

Literatur

- [1] Alexander Kurpiers, DL8AAU. FEC und 4-FSK – Modemkonzepte für Highspeed-Vollduplex-Linkstrecken. In *14. Internationale Packet-Radio-Tagung*, Darmstadt, 1998.
- [2] Baycom \diamond Hard- und Software GmbH, Bert-Brecht-Weg 28, D-30890 Barsinghausen, Tel. ++49 (5105) 585 050, Fax ++49 (5105) 585 060, <http://www.baycom.org/>, Email: baycom@baycom.org.
- [3] Jens David, DG1KJD. PCISCC-4 – The New Generation SCC Card. In *16. Internationale Packet-Radio-Tagung*, Darmstadt, 2000.
- [4] Joachim Erbs. Entwicklung und Aufbau eines Modems zur fehlergesicherten Funkdatenübertragung. Technical report, TH Darmstadt, 1997. ST 3061 ÜT.
- [5] Johannes Kneip, DG3RBU. Die Baycom-User-SCC-Karte: Leistungsfähige Hardware für den PR-Amateur. *Adacom Magazin*, 1992.
- [6] Gunter Jost. PC/FlexNet – Die neue Plattform für PR-Anwendungen. In *11. Internationale Packet-Radio-Tagung*, Darmstadt, 1995.
- [7] Thomas Sailer, HB9JNX/AE4WA and Johannes Kneip, DG3RBU. An Inexpensive PC-Modem for 76.8kBit/s User Access. In *1998 ARRL and TAPR Digital Communications Conference, Chicago, Illinois*, 1998.
- [8] Thomas Sailer, HB9JNX/AE4WA and Johannes Kneip, DG3RBU. An Inexpensive High Speed Modem for the Universal Serial Bus (USB). In *1999 ARRL and TAPR Digital Communications Conference, Phoenix, Arizona*, 1999.
- [9] Thomas Sailer, HB9JNX/AE4WA, und Johannes Kneip, DG3RBU. EPPFLEX – ein universeller Modemadapter für den EPP-Port. In *18. Internationale Packet Radio Tagung, Darmstadt*, 1999.
- [10] Thomas Sailer, HB9JNX/AE4WA, und Johannes Kneip, DG3RBU. Ein Universalmodem für den USB-Bus. In *19. Internationale Packet Radio Tagung, Darmstadt*, 2000.
- [11] Wolf-Henning Rech, DF9IC. Modernes FSK-Modem – kompatibel zum Standard nach G3RUH. *Adacom Magazin 2*, 1991.