

# Digitaler Receiver für 3m, 2m, 70cm

---

Thomas Sailer, HB9JNX/AE4WA

28. Februar 2005

## 1 Einleitung

Der Einsatz digitaler Signalverarbeitung bietet einige Vorteile gegenüber konventioneller Technik, so z.B. die einfache Umschaltbarkeit der Modulationsart, adaptive, steile und gruppenlaufzeitkonstante Filter. Darüber wurde ja schon öfters geschrieben, auch schon einige Implementationen der digitalen Seite wurden schon beschrieben [7]. Analoge Frontends, welche die Antennensignale in eine digital verarbeitbare Form bringen, wurden aber noch sehr wenige beschrieben.

Einige Medienresonanz hat Gerald Youngbloods "SDR-1000" Kurzwellenreceiver-Design gefunden [3, 4, 5, 6]. Der Receiver besteht im Wesentlichen aus einem Quadraturmischer, welcher die HF-Signale direkt in eine sehr tiefe Zwischenfrequenzlage mischt (einige kHz). Dieses ZF-Signal wird von einer PC-Soundkarte digitalisiert, die weitere Verarbeitung findet im PC statt.

Matt Ettus vom GnuRadio-Projekt hat ein "Universal Software Radio Peripheral" [2] entwickelt. Er verwendet ein TV-Tunermodul, dessen Signal er mit einem sehr schnellen (und teuren) A/D Wandler digitalisiert. Ein FPGA verarbeitet das Signal und schickt es per USB2 weiter an einen PC. Damit können Signale bis etwa 6MHz Bandbreite verarbeitet werden.

Mir ist kein digitales Amateurfunk-Empfängerprojekt für das VHF oder UHF-Band und die darin üblichen Kanalbandbreiten von 25 oder 50kHz bekannt. Diese Lücke soll dieser Artikel schliessen.

## 2 Schaltungsbeschreibung

### 2.1 Analoger Schaltungsteil

Ziel war es, einen digitalen Empfänger mit guter Performance zu entwickeln. Einfache Direktkonversionskonzepte wie der SDR-1000 fallen so für VHF/UHF weg. Der Empfänger sieht erst mal recht konventionell aus.

Das Antennensignal durchläuft zuerst ein diskret aufgebautes Duplexfilter, welches das Signal in einen VHF- und einen UHF-Anteil aufteilt. Die Signale gelangen dann auf je einen Vorverstärker (T100, T200, Bild 1). Die Selektion wird durch Varicap-abgestimmte Schwingkreise erreicht. Die Varicap-Abstimmspannung wird durch ein Digitales-Poti-IC von Analog Devices eingestellt, welches 15V an den Poti-Anschlüssen verträgt. Die 15V-Versorgungsspannung wird durch eine Ladungspumpe (IC300) und einen Linearspannungsregler (IC320) aus 5V erzeugt.

Die Signale gelangen dann nach weiterer Bandfilterung auf die Mischertransistoren T120/T220. Danach werden die zwei Zweige über die Schaltdioden D130/D230 wieder vereint. Das Signal durchläuft nun die erste Zwischenfrequenzfilterung, bestehend aus zwei zweipoligen 45MHz-Quarzfiltern.



## 2.1 Analoger Schaltungsteil

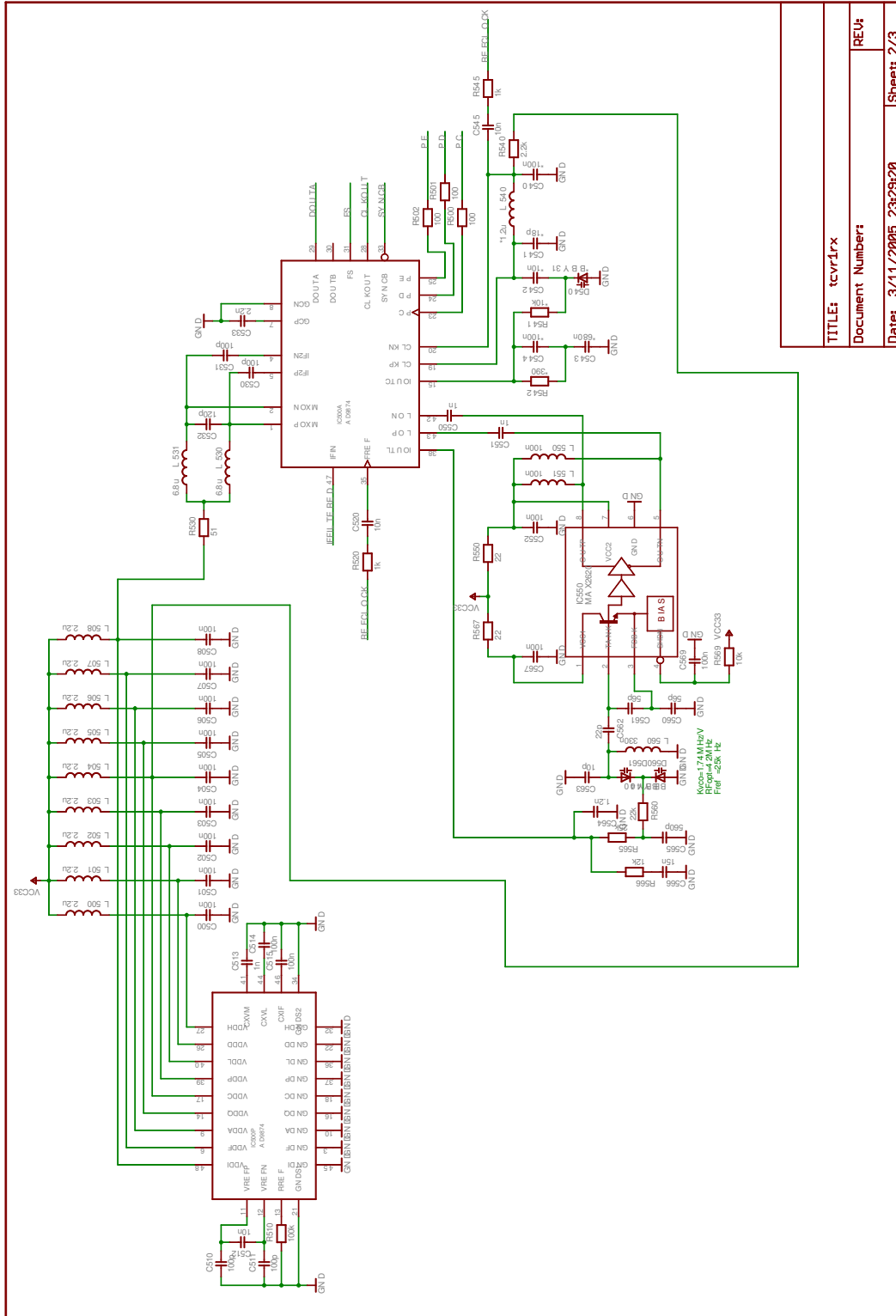
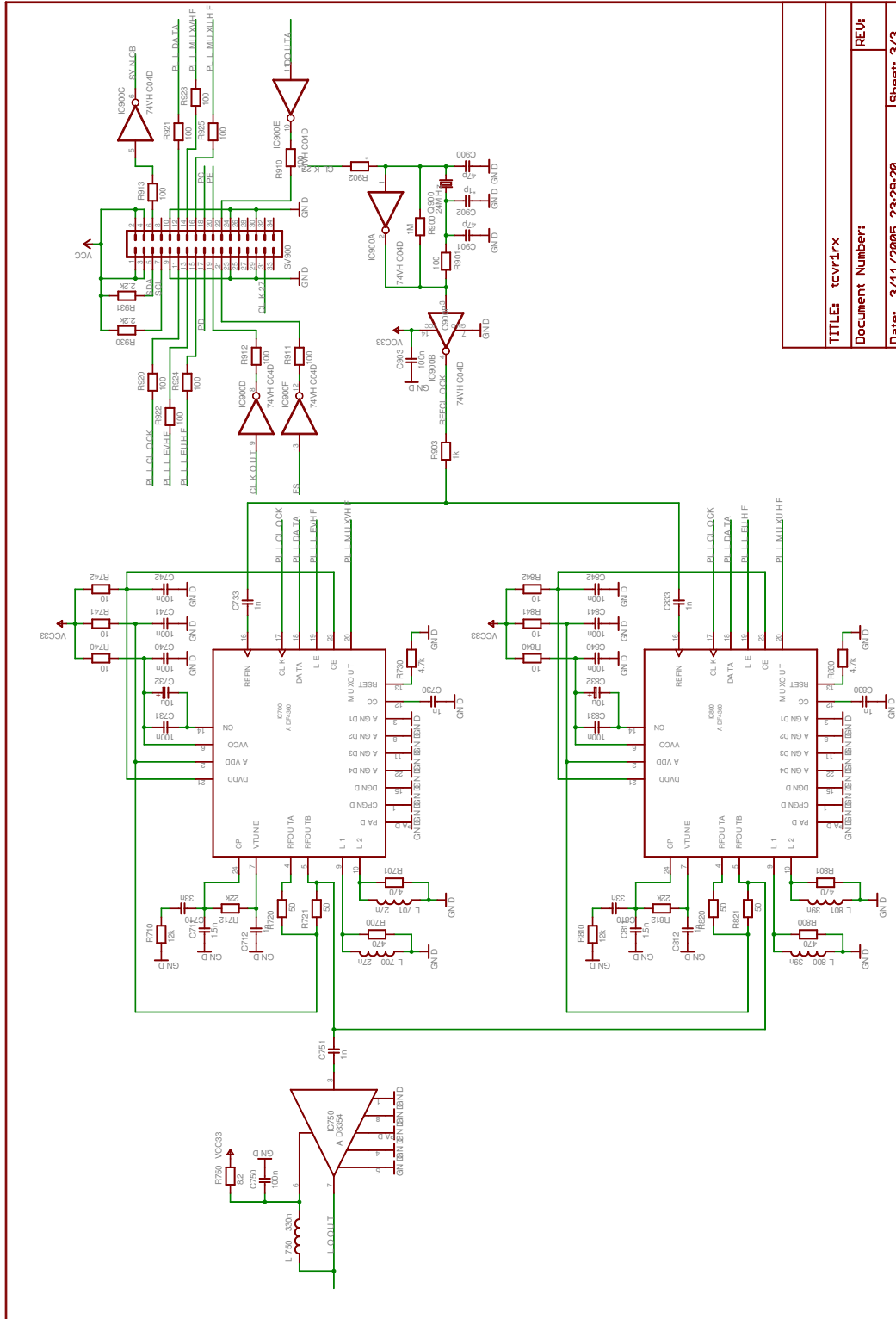


Abbildung 2: Schema: ZF A/D Wandler

## 2 SCHALTUNGSBESCHREIBUNG



3/11/2005 23:31:47 /usr/home/sales/eagle/DIGTCV1RX/tcv\_r1rx.sch (Sheet: 3/3)

Abbildung 3: Schema: Synthesizer

## 2.2 Digitaler Schaltungsteil

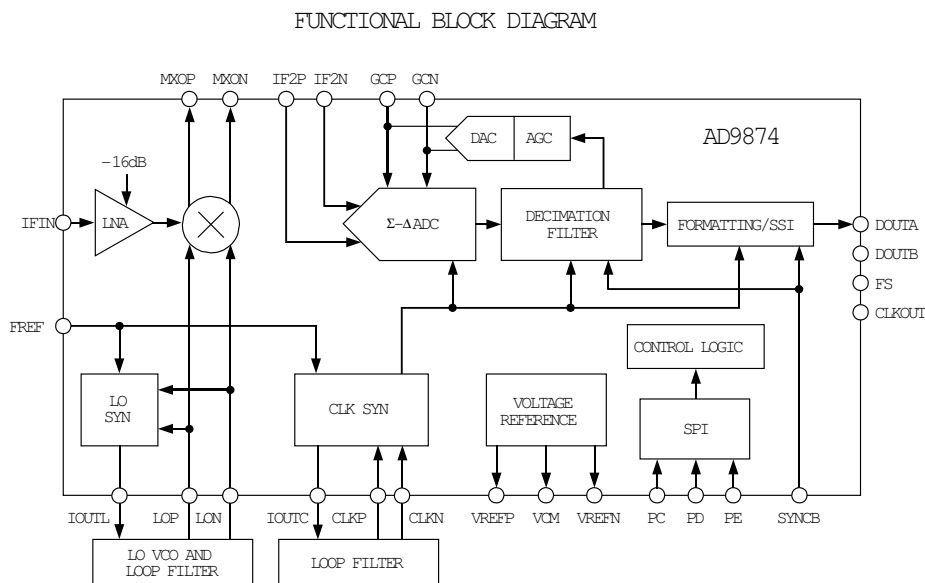


Abbildung 4: AD9874-Blockdiagramm

Nach der 1. ZF-Filterung gelangt das Signal in den Analog Devices AD9874 ZF-Digitalisierchip (IC500, Bilder 4, 2). Dieser verstärkt es nochmal und mischt es dann in die zweite Zwischenfrequenzlage bei 3MHz herunter. Der 2. LO besteht aus einem externen VCO (IC550) und einem internen Synthesizer.

Das vom  $\Sigma\Delta$ -Wandler benötigte Bandpassfilter wird durch das externe LC-Filter (L530, L531, C532), das interne zeitkontinuierliche RC-Filter und das interne zeitdiskrete Switched-Capacitor-Filter gebildet.

Der in IC550 enthaltene Flash-A/D Wandler (Teil des  $\Sigma\Delta$ -Wandlers) beschliesst die analoge Verarbeitungskette. Weiter wird das Signal digital in die Basisbandlage heruntergemischt und dezimiert (Tiefpassgefiltert und Samplingrate herabgesetzt). Das resultierende Signal wird seriell ausgegeben.

Der Synthesizer (Bild 1) besteht aus zwei Analog Devices VCO+PLL Chips. Der Ausgang wird noch durch einen Gain Block gepuffert. Dieser sorgt für eine relativ grosse Signalamplitude (ca. 1Vpp), welche dafür sorgt, dass der Konversionsverlust im Mischer im Rahmen bleibt.

## 2.2 Digitaler Schaltungsteil

Aus Bequemlichkeitsgründen habe ich für die weitere digitale Verarbeitung ein D-ATV-Basisbandboard [9] verwendet, da dieses gerade herumlag und einen relativ modernen FPGA enthält.

Figur 5 zeigt das Innenleben des FPGA. Das serielle digitalisierte Signal des AD9874 wird zuerst empfangen und wieder parallelisiert. Die parallelen Samples werden dann von einem CORDIC [10, 11, 8] basierten Signalprozessorkern weiterverarbeitet. CORDIC hat den Vorteil, daß damit nicht nur multipliziert und dividiert werden kann, sondern damit können auch trigonometrische Funktionen (sin, cos, tan, arcsin, arccos, arctan) und hyperbolische Funktionen (ln, exp) berechnet werden. In

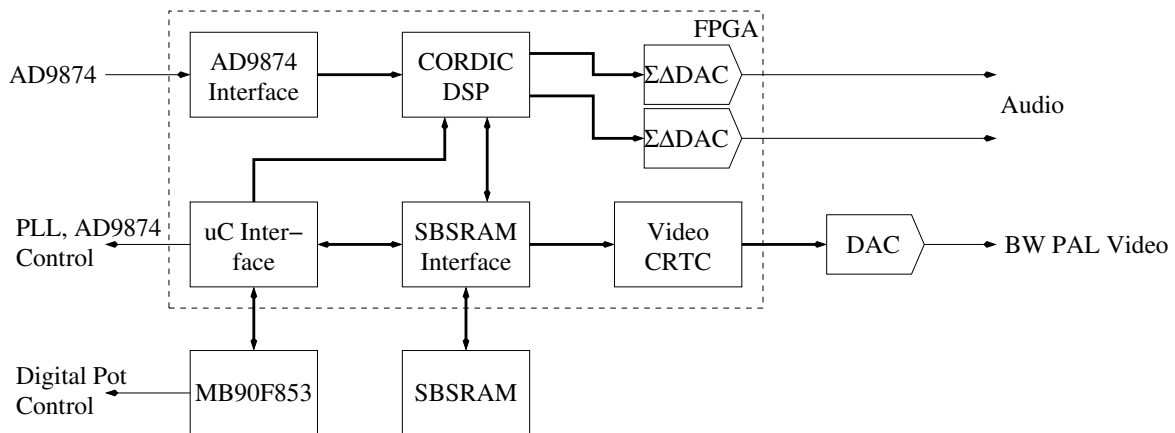


Abbildung 5: FPGA Blockdiagramm

einem CORDIC-Schritt kann gleich die  $s \exp(i\phi)$  berechnet werden, also gleich ein ganzer Quadraturmischer mit komplexem Oszillator, Ein- und Ausgang.  $\arctan$  wird im FM-Demodulator benötigt, und  $\ln$  kann zur dB-Konversion in einem Spektrumdisplay verwendet werden.

Die Ausgabe der Audio-Signale erfolgt über zwei  $\Sigma\Delta$ -D/A-Wandler, welche vollständig im FPGA realisiert sind.

Der FPGA enthält ebenfalls noch einen Schwarzweiss-PAL-Modulator.

Der Fujitsu- $\mu C$  sorgt dafür, dass der FPGA mit Konfigurationsdaten versorgt wird. Daneben konfiguriert der  $\mu C$  die Chips im Analogteil, d.h. die ADF4360-PLLs, den AD9874, und das digitale Poti. Der  $\mu C$  ist auch für die Anzeige auf der Videoausgabe zuständig.

### 3 Resultate

Ich habe die Schaltung auf einer  $70 \times 100 \text{ mm}^2$  grossen, zweilagigen Platine aufgebaut (Bild 6). Die meisten passiven Bauelemente sind im 0603 SMD Gehäuse, Spulen im 0805 Gehäuse.

Die Schaltung funktioniert soweit. Messresultate muss ich allerdings erst mal schuldig bleiben, mir fehlt derzeit noch der Zugang zu den entsprechenden Messgeräten, ein Conrad-Digitalmultimeter reicht dafür nicht aus. Damit die Schaltung trotzdem mehr oder weniger auf Anhieb lief, habe ich alle diskret aufgebauten Schaltungsteile mit gnuicap [1] simuliert.

Derzeit implementiert sind folgende Modi:

- PM
- AM
- SSB
- Spektrumanzeige

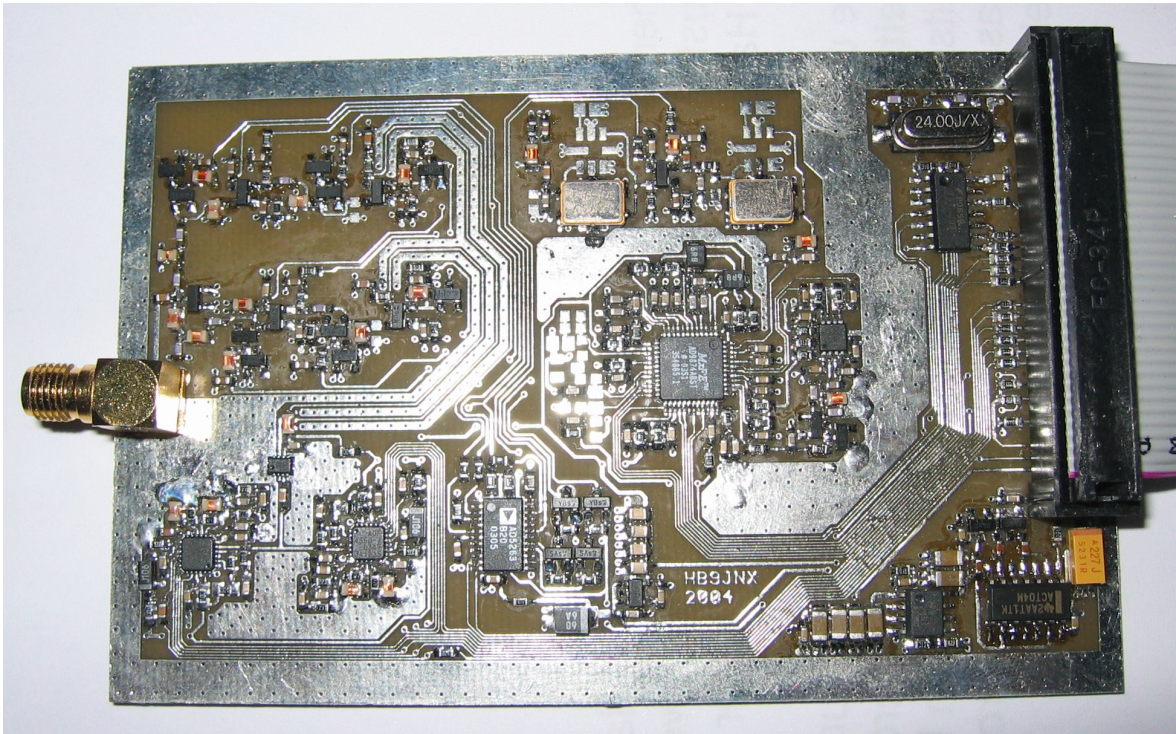


Abbildung 6: Aufgebaute Platine

## 4 Fazit und Ausblick

In diesem Artikel wurde ein analoges Frontend für digitale VHF/UHF Empfänger vorgestellt. Lediglich durch Ändern des Demodulatorprogramms und ohne Hardware-Änderungen kann aus einer Vielzahl verschiedener Betriebsarten gewählt werden.

Die Schaltung funktioniert, bietet aber sicher noch Tuning-Potential. Der CORDIC-DSP-Kern schränkt die Möglichkeiten deutlich ein, da er einerseits über zu wenig Speicher verfügt, andererseits recht mühsam zu programmieren ist. Ebenso fehlt noch ein entsprechender Sendeteil.

## Literatur

- [1] Al Davis. Gnu Circuit Analysis Package. <http://www.gnuicap.org/>.
- [2] Matt Ettus. GnuRadio UniversalSoftwareRadioPeripheral. <http://comsec.com/wiki?UniversalSoftwareRadioPeripheral>.
- [3] Gerald Youngblood, AC5OG. A Software Defined Radio for the Masses, Part 1. *QEX*, July/August 2002. <http://www.flex-radio.com/>.

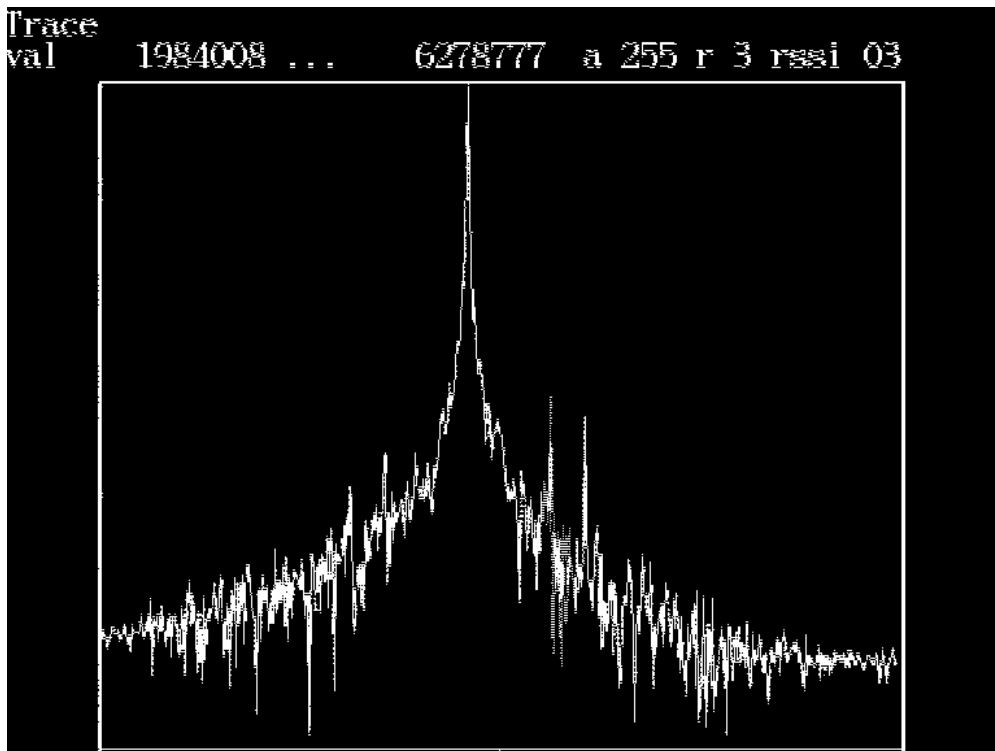


Abbildung 7: Spektrumanzeige

- [4] Gerald Youngblood, AC5OG. A Software Defined Radio for the Masses, Part 2. *QEX*, September/October 2002. <http://www.flex-radio.com/>.
- [5] Gerald Youngblood, AC5OG. A Software Defined Radio for the Masses, Part 3. *QEX*, November/December 2002. <http://www.flex-radio.com/>.
- [6] Gerald Youngblood, AC5OG. A Software Defined Radio for the Masses, Part 4. *QEX*, March/April 2003. <http://www.flex-radio.com/>.
- [7] Gerrit Buhe, DL9GFA. Quadratursignalverarbeitung und Software-Demodulation mit UNI56-DSP-Board. In *19. Internationale Packet-Radio-Tagung*, Darmstadt, 2003.
- [8] Earl Jr Swartzlander. *Computer Arithmetic*. IEEE Computer Society Press, 1990.
- [9] Thomas Sailer, HB9JNX, und Stefan Reimann, DG8FAC. D-ATV: Basisbandprozessor. *Adacom Magazin*, (14):33–45, Juni 2002.
- [10] J. E. Volder. The CORDIC Trigonometric Computing Technique. *IRE Transactions on Electronic Computers*, EC-8:330–334, 1959.
- [11] J. S. Walther. An Unified Algorithm for Elementary Functions. In *Proceedings Spring Joint Computer Conference*, volume 38, page 397. AFIPS press, 1971.